Dept GEII IUT Bordeaux I

BOUCLE A VERROUILLAGE DE PHASE

et

APPLICATIONS

(Vol. 9)

G. Couturier

Tel : 05 56 84 57 58

email : couturier@elec.iuta.u-bordeaux.fr

Sommaire

BOUCLE A VERROUILLAGE DE PHASE ET APPLICATIONS

Les boucles à verrouillage de phase (**PLL** en anglais pour **P**hase **L**ocked **L**oop) sont des circuits intégrés très utilisés en électronique. Il s'agit donc comme leur nom l'indique d'un asservissement de phase dont le rôle est d'asservir la phase d'un oscillateur local à celle d'un signal extérieur. Les boucles à verrouillage de phase sont au cœur de nombreux matériels électroniques : synthétiseurs de fréquence, récepteurs de télévision, téléphones cellulaires, ...

I- Principe de fonctionnement d'une boucle à verrouillage de phase : plage de capture et plage de verrouillage

I- 1- La boucle à verrouillage de phase vue par l'électronicien

Le schéma de principe d'une boucle à verrouillage de phase est donné ci-dessous en Fig. 1, il s'agit ici d'une boucle analogique avec un circuit multiplieur comme comparateur de phase.

Le **VCO** (**V**oltage **C**ontroled **O**scillator) délivre une fréquence f_s proportionnelle à la tension de commande V_c, ceci sur une certaine plage de fréquence délimitée par F_{min} et F_{max} comme le montre la Fig.2. La fréquence F_0 obtenue à $V_c=0$ est appelée la **fréquence libre**.

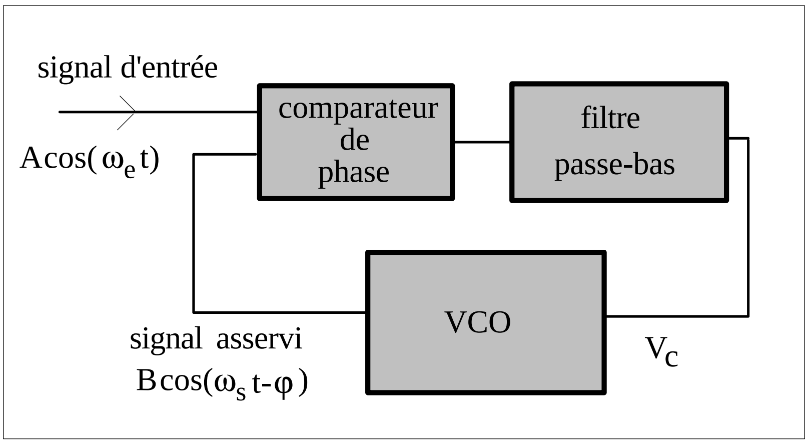


Fig. 1 Schéma de principe d'une boucle à verrouillage de phase

Dans le domaine linéaire, la relation fréquence-tension du VCO s'écrit :

$$f_s = F_0 + \frac{F_{max} - F_{min}}{V_{cmax} - V_{cmin}} V_c$$

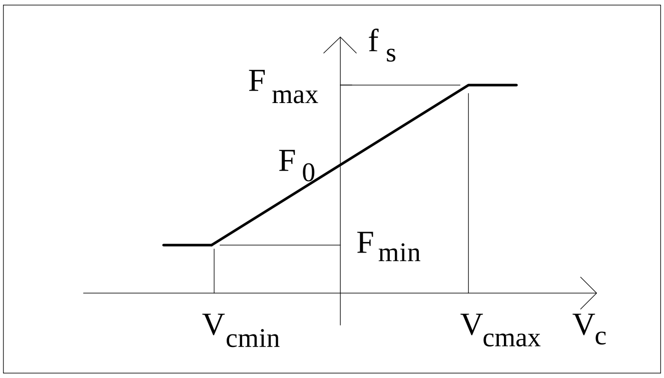


Fig. 2 Caractéristique linéarisée du VCO avec saturation

Pour faciliter la compréhension nous supposons un filtre passe-bas de gain unité pour les fréquences inférieures à F_c et de gain nul pour les fréquences supérieures à F_c comme le montre la Fig. 3.

Pour fixer les idées prenons F_{min}=2kHz, F_0=10kHz, F_{max}=18kHz, F_c=1kHz, V_{cmin}=-2V et V_{cmax}=2V puis étudions les grandeurs $f_s=\omega_s/2\pi$, φ et V_c en fonction de la fréquence $f_e=\omega_e/2\pi$ du signal d'entrée. La relation fréquence-tension du VCO devient $f_s=10+4V_c$ (en kHz) dans le domaine linéaire. Nous supposons dans un premier temps que f_e croît très lentement de quelques Hz vers quelques dizaines de kHz. Il nous faut distinguer plusieurs domaines de fréquences :

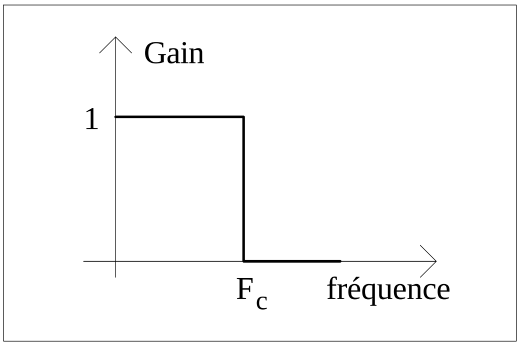


Fig. 3 caractéristique du filtre passe-bas

1) $f_e<F_0-F_c$=9kHz

Supposons par exemple f_e=1.5kHz, quelle est alors la fréquence possible pour le VCO ?

Comme le VCO ne peut pas descendre en-dessous de 2kHz, on pourrait être tenté de dire qu'il va osciller à cette fréquence. Pour qu'il en soit ainsi il faut démontrer que la tension de commande du VCO est continue et égale à -2V, est-ce possible ?

Si le VCO oscille à 2kHz, en sortie du multiplieur on récupère deux composantes alternatives, l'une à 0.5kHz l'autre à 3.5kHz. Rappelons qu'en sortie d'un multiplieur on obtient la somme et la différence des fréquences. La composante à 3.5kHz est éliminée par le filtre passe-bas, seule la composante à 0.5kHz est transmise.

Cette hypothèse ne tient pas, en effet la tension de commande du VCO n'est pas continue et par conséquent aucun état stable n'est obtenu.

La seule fréquence possible pour le VCO est en fait F_0. En effet pour cette fréquence le multiplieur donne deux composantes, l'une à 11.5kHz et l'autre à 8.5kHz. Ces deux composantes sont éliminées par le filtre, la tension de commande du VCO est donc nulle et stable. C'est précisément les conditions requises pour que le VCO oscille à F_0.

2) F_{max}=18kHz>f_e>F_0-F_c=9kHz

La situation précédente demeure si f_e reste inférieure à 9kHz, c'est à dire F_0-F_c. En effet dès que f_e passe par 9kHz, il apparaît en sortie du filtre passe-bas une composante de fréquence inférieure à 1kHz qui vient modifier la fréquence du VCO. La fréquence du VCO se déplace vers la fréquence f_e. L'allure du transitoire est compliqué, par contre il est facile de comprendre pourquoi le VCO vient se caler à f_s=f_e.

Prenons par exemple f_e=9.5kHz, quand f_s=f_e=9.5kHz, en sortie du multiplieur on obtient une composante continue égale à (KAB/2)cos(φ) et une composante alternative égale à (KAB/2)cos(2ω_et-φ), seule la composante continue passe à travers le filtre et stabilise la fréquence du VCO, en effet 2f_e=19kHz est supérieure à F_c=1kHz. La phase φ est telle que (KAB/2)cos(φ)=V_c avec :

$$V_c = \left(f_e - F_0\right)\frac{\left(V_{cmax} - V_{cmin}\right)}{\left(F_{max} - F_{min}\right)}$$

dans l'exemple choisi V_c=-0.125V.

La fréquence (F_0-F_c) est appelée **fréquence basse de la plage de capture**. Pour f_e supérieure à F_0-F_c, on dit que le VCO est verrouillé. On peut maintenant se poser la question suivante : jusqu'à quelle fréquence le VCO reste-t-il verrouillé ?

3) f_e>F_{max}=18kHz

La fréquence f_s du VCO reste égale à f_e si le filtre passe-bas peut générer une tension continue qui assure la stabilité du VCO. La limite est atteinte pour f_e=F_{max}=18kHz. En effet au-delà de cette fréquence il n'y a plus de composante continue stable disponible en sortie du filtre passe-bas.

Prenons par exemple le cas où f_e=18.5kHz, comme le VCO ne peut pas dépasser la fréquence de 18kHz, on peut être tenter de dire que le VCO oscille à 18kHz. Si tel est le cas, en sortie du multiplieur on obtient deux composantes alternatives, l'une à 0.5kHz, l'autre à 36.5kHz. La composante à 0.5kHz est transmise par le filtre passe-bas, mais comme il s'agit d'une tension alternative la fréquence du VCO ne peut rester à 18kHz. La seule solution qui donne une tension continue stable en sortie du filtre passe-bas correspond à f_e=F_0. En effet pour cette situation, la sortie du filtre passe-bas est nulle et c'est précisément la condition requise pour que le VCO continue à osciller à F_0.

La fréquence F_{max} est appelée **fréquence haute de la plage de verrouillage**.

On pourrait reprendre le même raisonnement pour le cas des fréquences décroissantes de quelques dizaines de kHz vers quelques Hz. On arriverait aux résultats suivants.

4) $f_e > F_0 + F_c = 11kHz$
Le VCO n'est pas verrouillé, il oscille à la fréquence libre F_0 et la tension V_c est nulle.

5) $F_{min} = 2kHz < f_e < F_0 + F_c = 11kHz$
Le verrouillage commence à la fréquence F_0+F_c. La fréquence F_0+F_c est appelée la **fréquence haute de la plage de capture**. Le verrouillage du VCO est assuré jusqu'à F_{min}. Cette dernière fréquence est appelée la **fréquence basse de la plage de verrouillage**. Lors du verrouillage la fréquence f_s du VCO est égale à la fréquence f_e, la phase φ est telle que $\frac{KAB}{2}\cos(\varphi) = V_c$ avec :

$$V_c = (f_e - F_0)\frac{(V_{cmax} - V_{cmin})}{(F_{max} - F_{min})}$$

6) $f_e < F_{min} = 2kHz$
Le VCO est déverrouillé, il oscille à la fréquence libre F_0 et la tension V_c est nulle.

L'ensemble des résultats précédents est résumé sur le graphe de la Fig. 4.

La **plage de capture** correspond à l'écart de fréquence entre la fréquence libre et la fréquence à partir de laquelle la PLL se verrouille. La plage de capture dépend de la fréquence de coupure du filtre passe-bas. A priori on a intérêt à choisir une plage de capture élevée. En pratique, ceci peut s'avérer dangereux, en effet il y a dans ce cas risque de verrouillage sur des fréquences parasites non désirées.

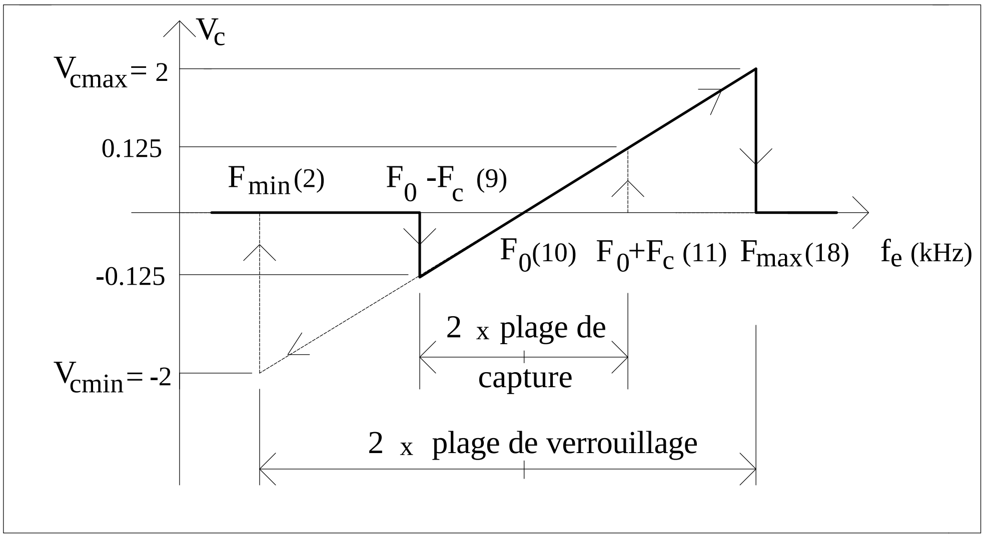


Fig. 4 variation de la tension de commande V_c du VCO en fonction de la fréquence d'entrée f_e

La **plage de verrouillage** correspond à l'écart de fréquence entre la fréquence libre et la fréquence à partir de laquelle la PLL se déverrouille. La plage de verrouillage dépend de la caractéristique du VCO, en particulier de l'étendue du domaine linéaire, c'est à dire $F_{max}-F_{min}$.

<u>Lexique</u> : pour la plage de verrouillage, on utilise également les mots : plage de maintien, plage de poursuite, *tracking range* et *lock range*. Pour la plage de capture, on utilise également les mots : plage d'accrochage, *capture range*, *acquisition range*.

<u>Résumé</u> : quand la boucle est verrouillée, les fréquences f_e du signal d'entrée et f_s du VCO sont égales. Il existe par contre un écart de phase permettant de génèrer la tension de commande V_c du VCO afin que celui-ci puisse osciller à une fréquence différente de la fréquence libre F_0. La phase φ est telle que le signal de commande V_c du VCO soit égal à :

$$V_c = \left(f_e - F_0\right)\frac{\left(V_{cmax} - V_{cmin}\right)}{\left(F_{max} - F_{min}\right)} = \frac{1}{2}\mathrm{KAB}\cos(j) \qquad (1)$$

Lorsque f_e est égale à la fréquence libre du VCO, c'est à dire $f_e=F_0=10kHz$, la tension de commande V_c est nulle et $\varphi=\pm\pi/2$. Le point stable correspond à $\varphi=-\pi/2$, en effet si on donne à φ un accroissement $\delta\varphi>0$, la fréquence f_s augmente et l'écart de phase $[\omega_e t-(\omega_s t+\pi/2)]$ est <0, ce qui ramène la phase vers $-\pi/2$. Un raisonnement identique fait autour du point $\varphi=\pi/2$ conduit à une instabilité, en effet si on donne à φ un accroissement $\delta\varphi>0$, la fréquence f_s diminue et l'écart de phase $[\omega_e t-(\omega_s t-\pi/2)]$ augmente ce qui a tendance à éloigner la phase de $\pi/2$, d'où l'instabilité.

<u>Remarque</u> n° 1 : Pour que dans la plage de verrouillage la fréquence du VCO puisse suivre la fréquence f_e du signal d'entrée il faut vérifier la relation :

$$-1 < \frac{2\left(f_e - F_0\right)}{\mathrm{KAB}}\frac{\left(V_{cmax} - V_{cmin}\right)}{\left(F_{max} - F_{min}\right)} = \cos(j) < 1$$

Pour satisfaire l'inégalité, il faut que le dénominateur reste grand, on peut si besoin est disposer un amplificateur dans la chaîne d'asservissement, cela revient à donner à K une valeur K'>K de telle manière que le cos(φ) reste compris entre -1 et +1.

Par ailleurs pour que l'asservissement ainsi réalisé soit indépendant de l'amplitude du signal A, on dipose à l'entrée de la PLL un circuit de mise en forme qui maintient une amplitude constante à l'entrée du multiplieur quelle que soit l'amplitude du signal d'entrée, on insère par exemple un circuit limiteur; les harmoniques créés sont éliminés par filtrage.

<u>Remarque</u> n°2 : La relation (1) montre que le signal V_c de commande du VCO est directement proportionnel à (f_e-F_0), une PLL est donc à priori un parfait démodulateur de fréquence, au moins du point de vue statique. Il reste cependant à étudier le comportement en dynamique de la PLL, par exemple la réponse à un saut de fréquence.

Compte tenu du fait qu'une PLL est un système bouclé, les outils de l'automatique sont bien adaptés pour traiter les aspects dynamiques, c'est ce que nous présentons ci-dessous.

I- 2- La boucle à verrouillage de phase vue par l'automaticien

La PLL est donc un système bouclé, pour en étudier ces performances (précision, temps de réponse, ...), il est intéressant de faire apparaître un schéma bloc comme on le fait habituellement en automatique, ainsi on pourra utiliser tous les acquis de l'automatique.

Malheureusement le problème n'est pas très simple car il s'agit ici d'un système non linéaire et l'utilisation des fonctions de transfert suppose un système linéaire.

En se limitant au cas où le VCO est verrouillé, on règle une partie du problème, reste la non-linéarité occasionnée par le multiplieur. On peut s'en sortir en linéarisant sa réponse à condition que cela ait un sens. Nous avons vu précédemment que si $f_e=F_0$, $V_c=0$ et la phase $\varphi=-\pi/2$, quand f_e s'éloigne de F_0 la phase devient plus ou moins grande que $-\pi/2$. La phase φ est telle que $\frac{KAB}{2}\cos(\varphi)=V_c$, si le produit KAB est grand alors φ et $\cos(\varphi)$ restent respectivement voisins de $-\pi/2$ et zéro. On peut alors utiliser un développement limité pour $\cos(\varphi)$, il vient :

$$\cos(\varphi) = \sin(\pi/2-\varphi) \approx \pi/2-\varphi \;\text{ si }\; \varphi \approx \pi/2; \quad \text{posons } \Delta\varphi = \frac{\pi}{2}-\varphi$$

Le multiplieur apparaît donc comme un comparateur de phase qui délivre une tension proportionnelle à l'écart de phase, par rapport à $\pi/2$, entre le signal d'entrée et la sortie du VCO.

Si le produit KAB n'est pas suffisamment élevé pour assurer φ voisin de $-\pi/2$, on ajoute un amplificateur dans la boucle.

Le schéma bloc de la PLL en grandeurs phases est dessiné à la Fig. 5.

Le bloc en $2\pi/p$ en sortie du VCO provient du fait que la phase est l'intégrale de la pulsation, d'où :

$$j_s(t) = \int_0^t w_s(t)dt \;\rightarrow\; j_s(p) = \frac{w_s(p)}{p} = \frac{2pf_s(p)}{p}$$

La constante k_0 du VCO (en HzV^{-1}) est égale à :

$$k_0 = \frac{df_s}{dV_c} = \frac{F_{max}-F_{min}}{V_{max}-V_{min}}$$

La constante k_d du comparateur de phase (en Vrd^{-1}) est égale à KAB/2. Le bloc de fonction de transfert F(p) représente le filtre passe-bas, par exemple $1/(1+\tau p)$ pour un premier ordre.

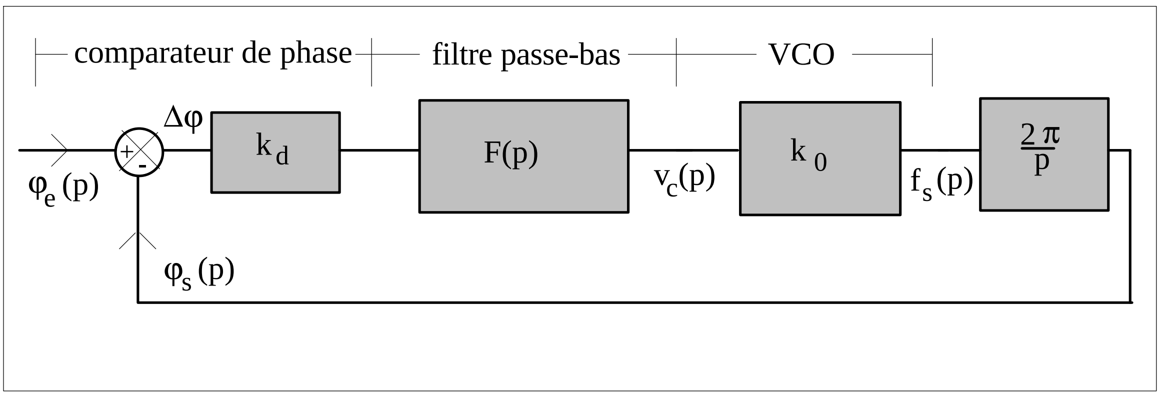


Fig. 5 Schéma bloc de la PLL en grandeurs phases

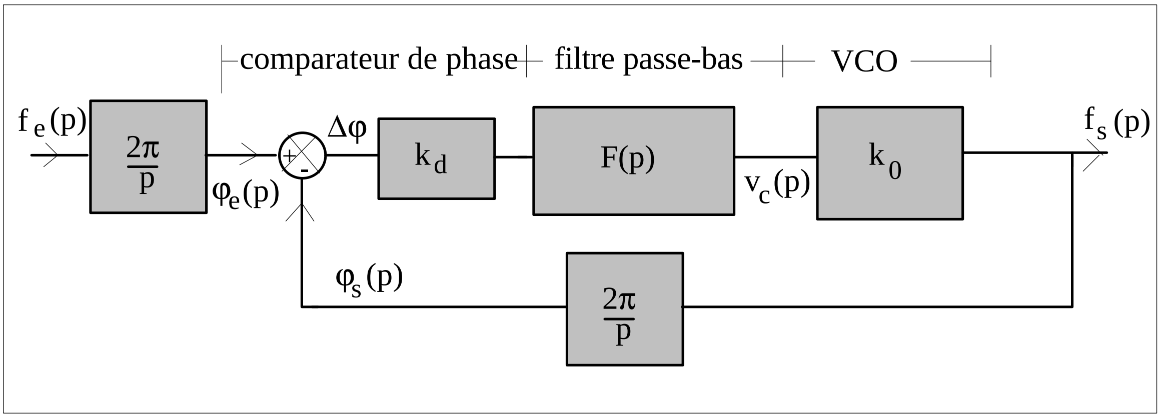
Le schéma bloc en grandeurs fréquences est représenté à la Fig. 6. Il est obtenu en écrivant que $\varphi_e(p)=2\pi f_e(p)/p$.

On peut également obtenir un schéma bloc à retour unitaire, il est représenté sur la Fig. 7.

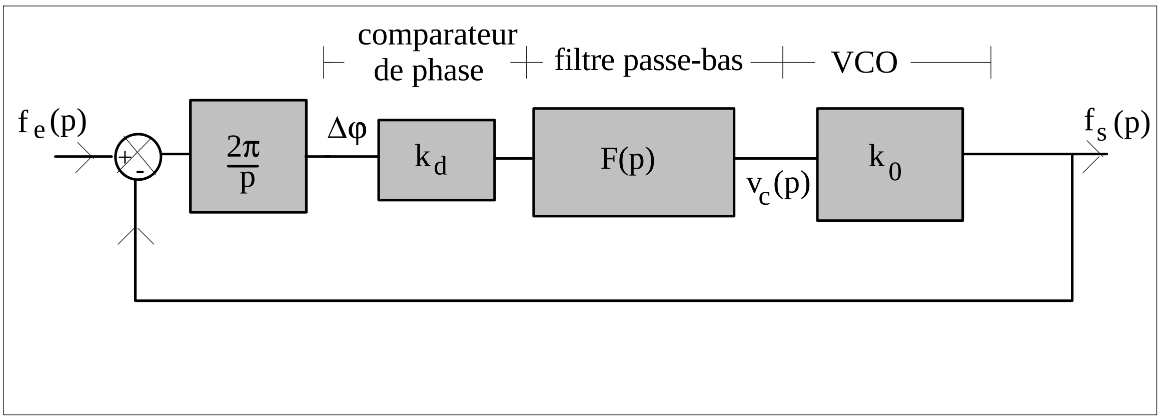
Le gain en boucle fermée du système se met sous la forme suivante :

$$\frac{f_s(p)}{f_e(p)} = \frac{\omega_s(p)}{\omega_e(p)} = \frac{\varphi_s(p)}{\varphi_e(p)} = \frac{H(p)}{1+H(p)} \qquad (2)$$

avec $H(p) = \dfrac{2pk_0k_dF(p)}{p}$, le gain en boucle ouverte.



<u>Fig. 6</u> Schéma bloc en grandeurs fréquences



<u>Fig. 7</u> Schéma bloc en grandeurs fréquences à retour unitaire

L'étude de la PLL se ramène donc à l'étude d'un système asservi. On peut ainsi étudier la réponse à diverses excitations; sinusoïdale, triangulaire, échelon de fréquence (démodulation FSK, pour Frequency Shift Keying) ou de phase (démodulation PSK, pour Phase Shift Keying).

Exemple : réponse à un échelon de fréquence $f_e(p)=\Delta F_e/p$ avec un filtre passe-bas de fonction de transfert $F(p)=1/(1+\tau p)$.

C'est le cas d'un signal modulé FSK dont la fréquence passe de f_{e1} pour un niveau logique '0' à $f_{e2}=f_{e1}+\Delta F_e$ pour un niveau logique '1'. La fréquence du VCO passera de $f_{s1}=f_{e1}$ à $f_{s2}=f_{e2}$ (erreur statique nulle) avec un transitoire donné par la transformée inverse de :

$$f_s(p) = \Delta F_e \frac{1}{p\left(1+\frac{2x}{w_p}p+\frac{p^2}{w_p^2}\right)} \qquad (3)$$

avec $w_p = \sqrt{\frac{2p k_0 k_d}{t}}$ la pulsation propre et $x = \frac{1}{2}\sqrt{\frac{1}{2p k_0 k_d t}}$ le facteur d'amortissement.

Dans le cas où $(\xi^2-1)<0$, on obtient le résultat suivant pour $f_s(t)$:

$$f_s(t) = \Delta F_e\left(1+\frac{1}{\sqrt{1-x^2}}e^{-xw_p t}\sin\left(w_p\sqrt{1-x^2}\,t+f\right)\right) \quad \text{avec } f = \mathrm{arctg}\left(\frac{\sqrt{1-x^2}}{-x}\right) \qquad (4)$$

L'allure de $f_s(t)$ est tracé sur la Fig. 8.

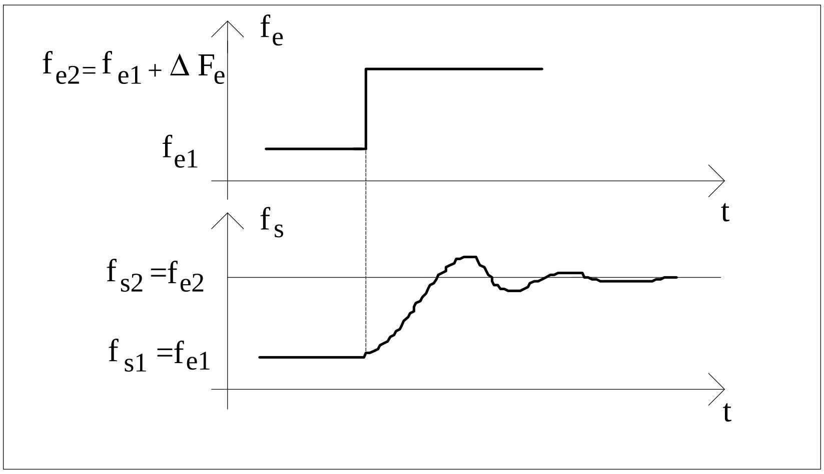


Fig. 8 Réponse à un échelon de fréquence

Attention : Pour un bon fonctionnement, les fréquences f_{e1} et f_{e2} doivent être comprises dans la plage de capture, mais ceci n'est pas suffisant en effet lors du transitoire le rebondissement peut entraîner le déverrouillage de la PLL (voir ci-dessous la démodulation de fréquence par une boucle à verrouillage de phase).

I- 3- Boucle à verrouillage de phase logique

Dans une boucle à verrouillage de phase logique le comparateur de phase peut être un simple OU exclusif comme le montre la Fig. 9. Le signal de sortie du VCO est dans ce cas un signal logique.

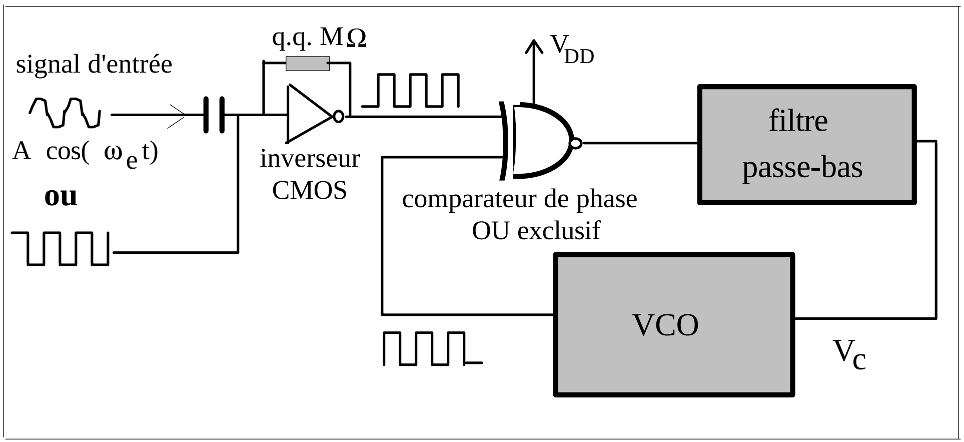


Fig. 9 Boucle à verrouillage de phase logique avec un OU exclusif

La valeur moyenne du signal en sortie du filtre passe-bas est comprise entre 0 et V_{DD}; la tension d'alimentation du OU exclusif. Il s'ensuit que la fréquence libre F_0 du VCO est maintenant obtenue pour une tension $V_c = V_{DD}/2$ et la caractéristique fréquence-tension du VCO est représentée à la Fig. 10.

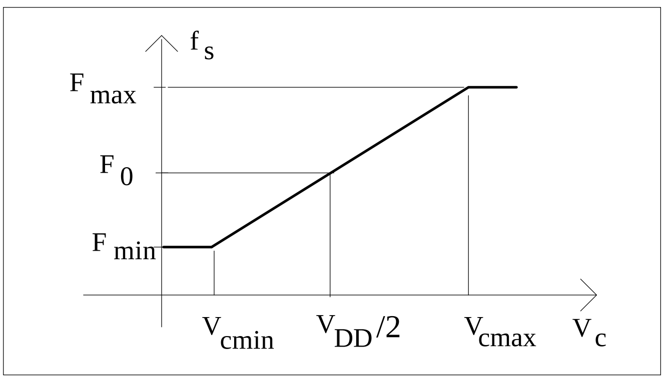


Fig. 10 Caractéristique fréquence-tension du VCO d'une boucle à verrouillage de phase logique

I- 4- Détermination expérimentale des plages de capture et de verrouillage

Les plages de capture et de verrouillage d'une boucle à verrouillage peuvent obtenues par wobulation, la Fig 11 présente un montage permettant cette étude. Sur les Fig. 12 et 13, on a tracé la variation de la tension de commande V_C (image de la fréquence f_s en sortie du VCO) en fonction de la tension V_1 (image de la fréquence du f_e du signal d'entrée).

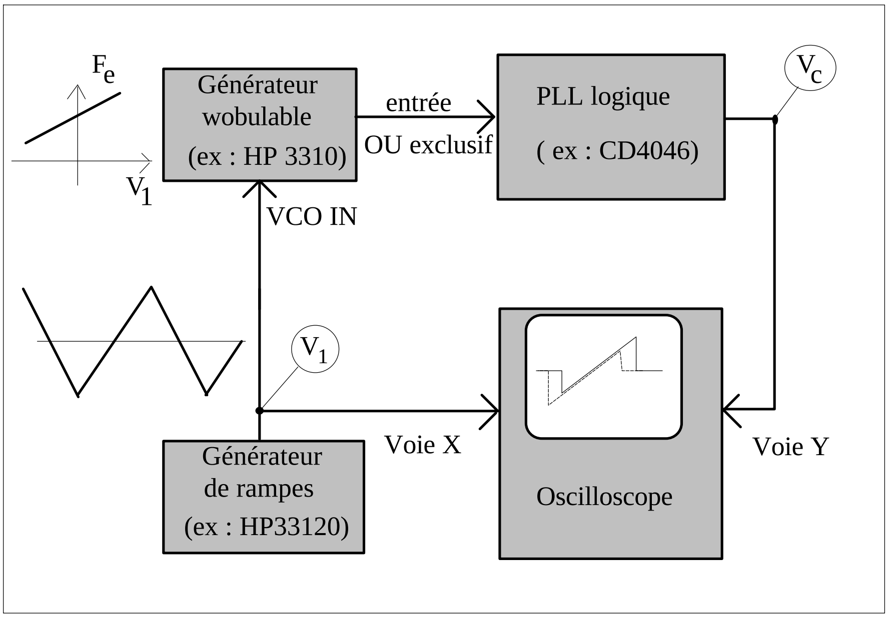


Fig. 11 Montage permettant de relever les plages de capture et verrouillage par wobulation

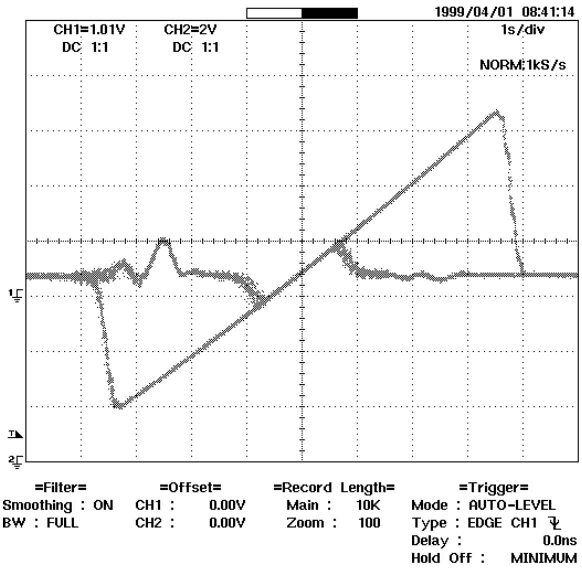


Fig. 12 V_c fonction de V_1, ou f_s fonction de f_e

filtre passe-bas R-C ; R=30kΩ et C=10nF

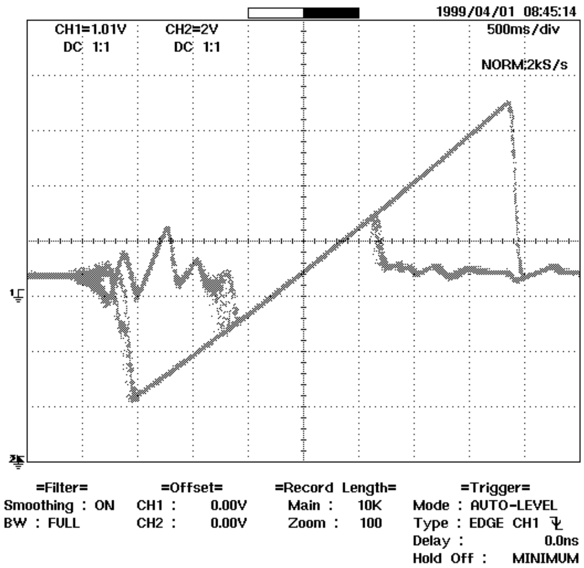


Fig. 13 V_c fonction de V_1, ou f_s fonction de f_e

filtre passe-bas R-C ; R=10kΩ et C=10nF

On vérifie bien que plus la bande passante ($1/2\pi RC$) du filtre passe-bas est élevée, plus la plage de capture est grande.

I- 5- Observation de l'accrochage d'une boucle à verrouillage de phase

La phase d'accrochage d'une boucle à verrouillage de phase peut être observée à partir du montage de la Fig. 11. Il suffit de remplacer le signal V_1 par un échelon de tension et d'utiliser l'oscilloscope en deux voies; le niveau bas de l'échelon doit correspondre à un fréquence située en dehors de la plage de verrouillage et le niveau haut à une fréquence située dans la plage de capture, les résultats sont reportés sur les fig. 14 et 15.

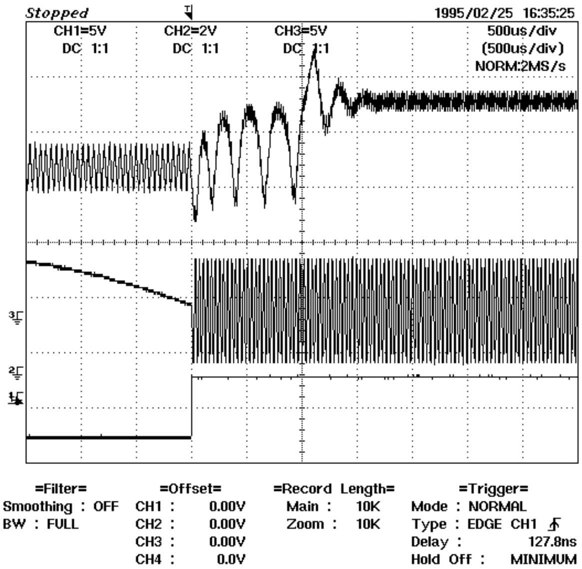


Fig. 14 Exemple d'accrochage d'une boucle à verrouillage de phase
signal haut : tension V_c de commande du VCO
signal milieu : signal d'entrée du OU exclusif
signal bas : échelon V_1

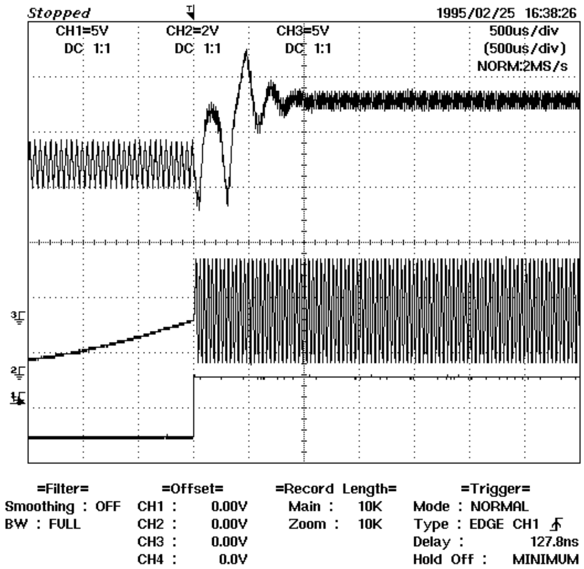


Fig. 15 Autre exemple d'accrochage d'une boucle à verrouillage de phase
signal haut : tension V_c de commande du VCO
signal milieu : signal d'entrée du OU exclusif
signal bas : échelon V_1

On observe que la forme du signal V_c, donc de la fréquence f_s, dépend fortement du signal d'entrée sur le OU exclusif, l'accrochage est plus ou moins long et ne peut être décrit simplement par la relation 4, bien qu'il s'agisse de la réponse à un saut de fréquence. En effet dans la phase d'accrochage, le schéma bloc de la Fig. 7 n'est pas valable car le système ne peut être linéarisé.

I- 6- Point de fonctionnement stable pour $f_e= F_0$

Dans le cas d'une boucle à verrouillage de phase logique, utilisant la fonction OU exclusif comme comparateur de phase, le point de fonctionnement stable à $f_e=F_0$ (fréquence libre du VCO), est obtenu pour $\varphi= \pi/2$ et non $-\pi/2$. En effet, le point de fonctionnement stable ne peut être obtenu que dans une région de la caractéristique $V_c= f(\varphi)$ où $\Delta V_c / \Delta\varphi$ est positif comme le montre la Fig. 16 (voir la discussion sur la stablité au § I-1).

Les Fig. 17, 18 et 19 montrent les deux signaux d'entrée et de sortie du OU exclusif puis de sortie du filtre passe bas (V_c), on vérifie bien que pour $f_e= F_0$, la phase $\varphi= \pi/2$. Par ailleurs, on note que V_c est inférieur, égal ou supérieur à $V_{DD}/2=7.5V$ ($V_{DD}= 15V$) suivant que f_e est inférieur, égal ou supérieur à F_0.

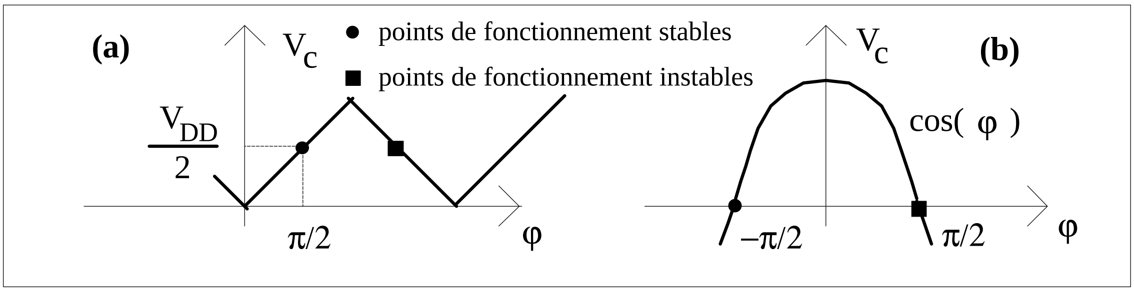
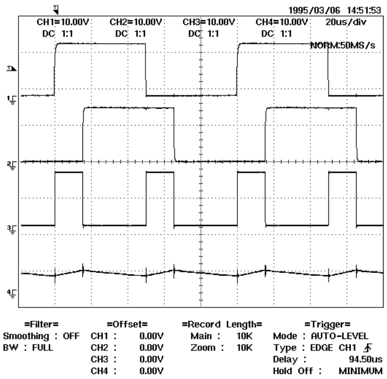
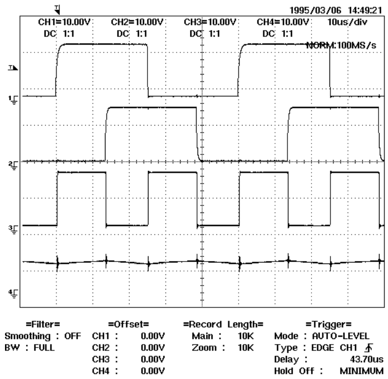


Fig. 16 Points de fonctionnement stables dans une boucle logique (a) et analogique (b)





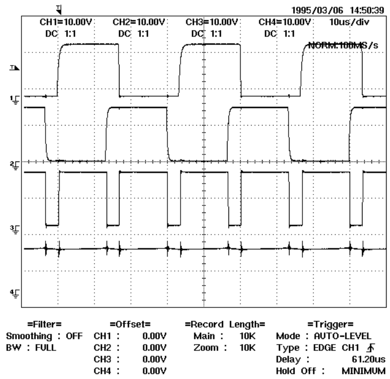


Fig. 17 Cas où $f_e < F_0$
signal haut : entrée boucle
signaux milieu : sortie VCO
sortie OU exclusif
signal bas : sortie filtre (V_c)

Fig. 18 Cas où $f_e = F_0$
signal haut : entrée boucle
signal milieu : sortie VCO
sortie OU exclusif
signal bas : sortie filtre (V_c)

Fig. 19 Cas où $f_e > F_0$
signal haut : entrée boucle
signal milieu : sortie VCO
sortie OU exclusif
signal bas : sortie filtre (V_c)

II- Applications des boucles à verrouillage de phase

II- 1- Démodulation de fréquence

Nous avons montré au paragraphe I-1 que dans une boucle analogique, la tension V_c de commande du VCO était directement proportionnelle à l'écart de fréquence (f_e-F_0). Dans une boucle logique, c'est (V_c-$V_{DD}/2$) qui est proportionnelle à (f_e-F_0); ceci parce que la fréquence libre F_0 est obtenue pour $V_{DD}/2$ et non pas zéro.

Une boucle à verrouillage de phase apparaît donc naturellement comme un démodulateur de fréquence, puisqu'elle délivre un signal proportionnel à l'écart de fréquence entre une fréquence f_e et une référence; la fréquence libre F_0 du VCO.

Le montage retenu pour mettre en évidence la démodulation de fréquence est donné à la Fig. 20, il est en tous points similaire à celui de la Fig. 11, excepté que l'oscilloscope n'est plus utilisé en X-Y et que le signal modulant V_1 peut être soit une sinusoïde, soit une rampe soit encore un échelon. Dans ce dernier cas, il s'agit d'une modulation-démodulation FSK (Frequency Shift Keying) très utilisée en modulation numérique. La démodulation FSK revient à étudier la réponse de la boucle à un saut de fréquence. Compte tenu que la PLL est un système du deuxième ordre, la réponse (le signal V_c par exemple) à un saut de fréquence peut présenter des rebondissements. Les Fig. 21, 22 et 23 montrent trois réponses enregistrées pour trois différentes valeurs de la constante de temps τ, l'amplitude ΔF_e de l'échelon de fréquence est la même pour les trois expériences.

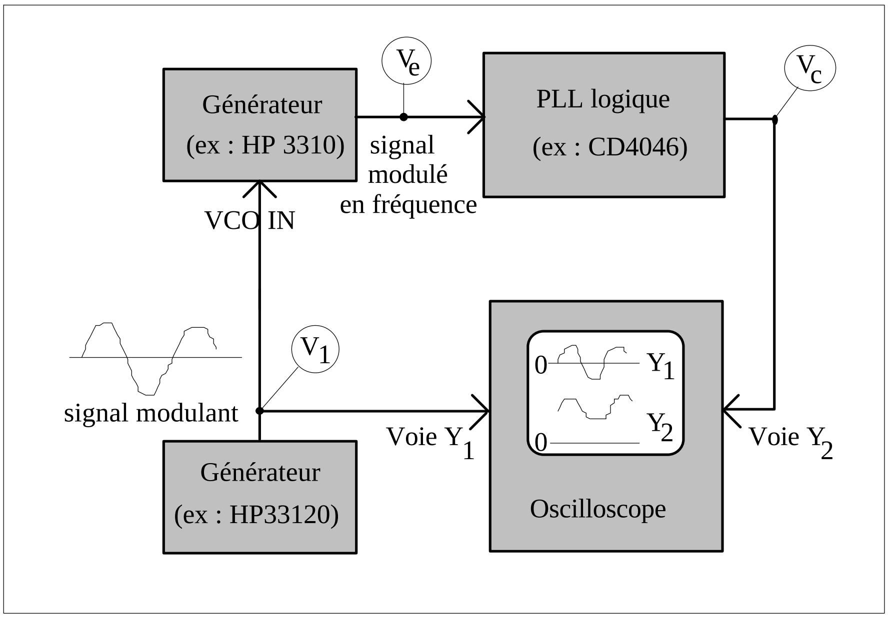


Fig. 20 Montage d'étude de la démodulation de fréquence par une boucle à verrouillage de phase

On observe que la fréquence f_p des oscillations et l'amortissement ξ sont d'autant plus grands que la constante de temps τ est faible, ce qui est en accord avec la relation 3. On rappelle que : $\omega_p = \sqrt{\frac{2\pi k_0 k_d}{\tau}}$ et $\xi = \frac{1}{2}\sqrt{\frac{1}{2\pi k_0 k_d \tau}}$.

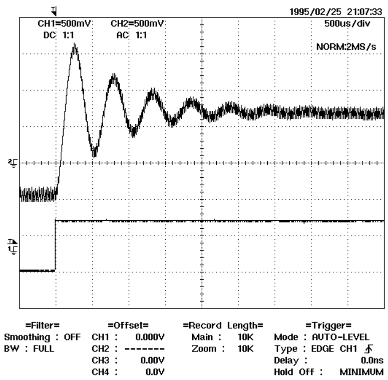


Fig. 21 Réponse à un échelon de fréquence, τ=500µs
signal haut : V_c
signal bas : échelon V_1

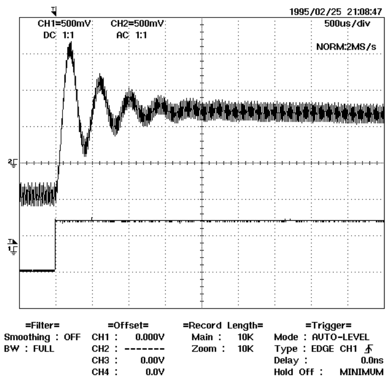


Fig. 22 Réponse à un échelon de fréquence, τ=300µs
signal haut : V_c
signal bas : échelon V_1

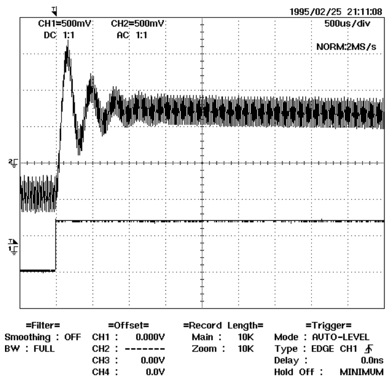


Fig. 23 Réponse à un échelon de fréquence, τ=200µs
signal haut : V_c
signal bas : échelon V_1

En réponse à un échelon de fréquence $\Delta F_e = f_{e2} - f_{e1}$, la fréquence du VCO passe de f_{s1} à f_{s2} comme le montre la Fig. 8 et les Fig. 21, 22 et 23 ci-dessus.

La démodulation FSK par une boucle à verrouillage de phase nécessite cependant certaines précautions comme en témoignent les Fig. 24 et 25.

Les Fig. 24 et 25 sont obtenues pour une même valeur de ΔF_e mais pour deux valeurs différentes de τ donc de bandes passantes et d'amortissements. On observe que dans le cas d'une faible bande passante du filtre (plage de capture réduite) et d'un faible amortissement (τ élevé) la boucle à tendance à se déverouiller à chaque transition. En conséquence, si la période du signal V_1 est trop élevée, autrement dit si les changements de fréquence de f_e sont trop rapides, la boucle ne permet pas de récupérer le signal modulant.

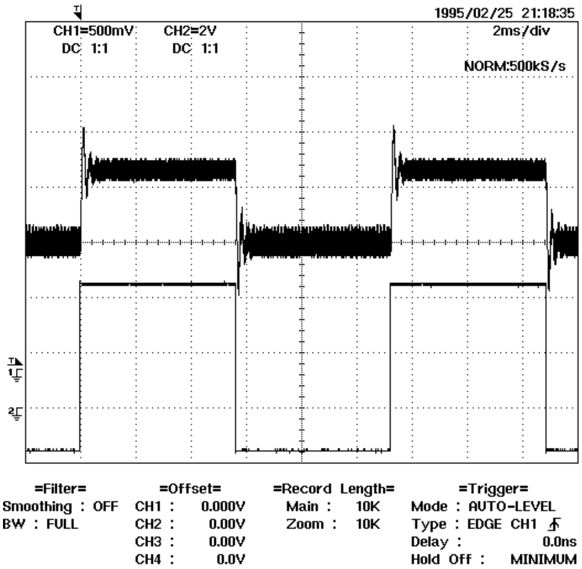


Fig. 24 Réponse à un échelon de fréquence ΔF_e

τ = 100µS

signal haut: V_c

signal bas: échelon V_1

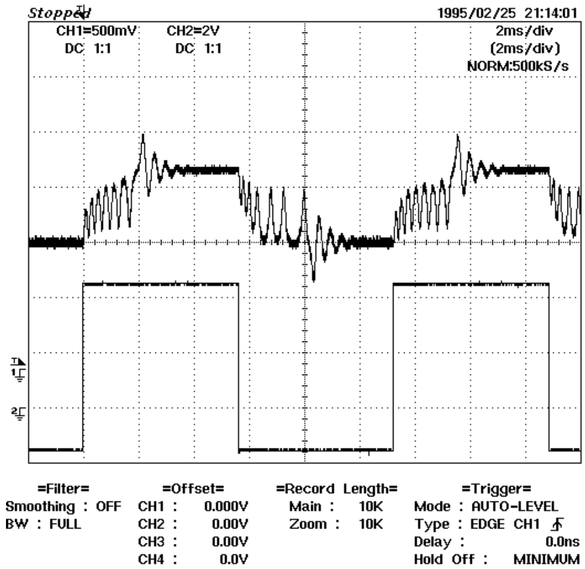


Fig. 25 Réponse à un échelon de fréquence ΔF_e

τ = 300µS

signal haut: V_c

signal bas: échelon V_1

On pourra remarquer que pour la même valeur de ΔF_e, la boucle permet de démoduler correctement le modulant si celui-ci est de type sinusoïdal ou triangulaire comme le montrent les Fig. 26 et 27, la Fig. 28 reprend quant à elle la réponse à un échelon ΔF_e.

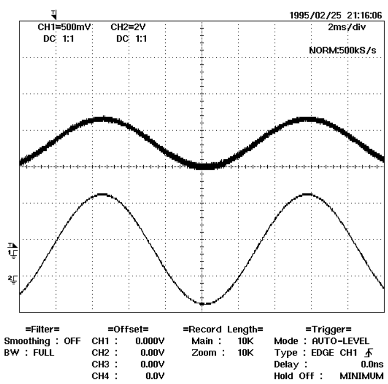


Fig. 26 Réponse à un modulant sinusoïdal

τ = 300µS

signal haut: V_c

signal bas: sinusoïde V_1

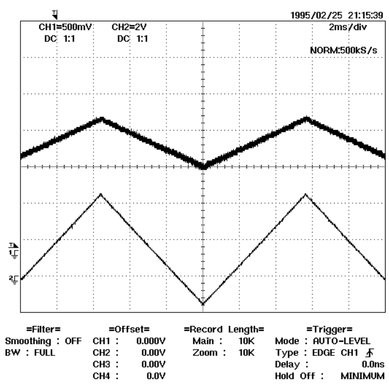


Fig. 27 Réponse à un modulant triangulaire

τ = 300µS

signal haut: V_c

signal bas: sinusoïde V_1

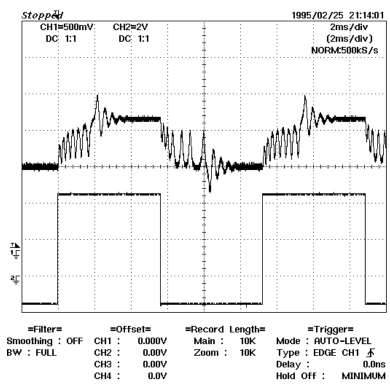


Fig. 28 Réponse à un modulant carré (échelon)

τ = 300µS

signal haut: V_c

signal bas: sinusoïde V_1

On peut qualitativement expliquer le comportement à partir du diagramme de la Fig. 29. Compte tenu que la boucle se comporte comme un système du deuxième ordre, la réponse à un échelon de fréquence $\Delta F_e = (f_{e2}-f_{e1})$ fait passer, lors du transitoire, la tension V_c de V_{c1} à une tension supérieure à V_{c2}, ainsi la tension V_c peut dépasser la valeur repérée par le point A de la Fig. 29 et entraîner le déverrouillage de la boucle. Le même raisonnement s'applique lors d'une transition de f_{e2} vers f_{e1}, la tension V_c peut devenir inférieure à la valeur repérée par le point B et entraîner de nouveau le déverrouillage de la boucle.

Pour une valeur de ΔF_e donnée le risque de déverrouillage est d'autant plus grand que la plage de capture est faible et que l'amortissement est faible, en effet dans ce cas le fort rebond lors du transitoire fait que la fréquence instantanée f_s du VCO de la boucle dépasse de beaucoup la valeur de l'état stationnaire.

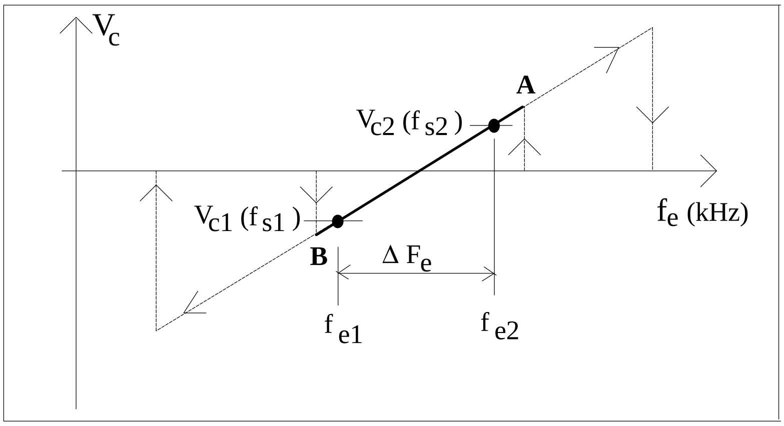


Fig. 29 Explication du déverrouillage lors d'un échelon de fréquence

II- 2- Synthèse de fréquences

En associant un oscillateur à quartz à une boucle à verrouillage de phase il est possible de générer une fréquence quelconque avec la même précision que celle de l'oscillateur à quartz. L'appareil ainsi réalisé porte le nom de synthétiseur de fréquences, le schéma de principe d'un synthétiseur est donné sur la Fig. 30.

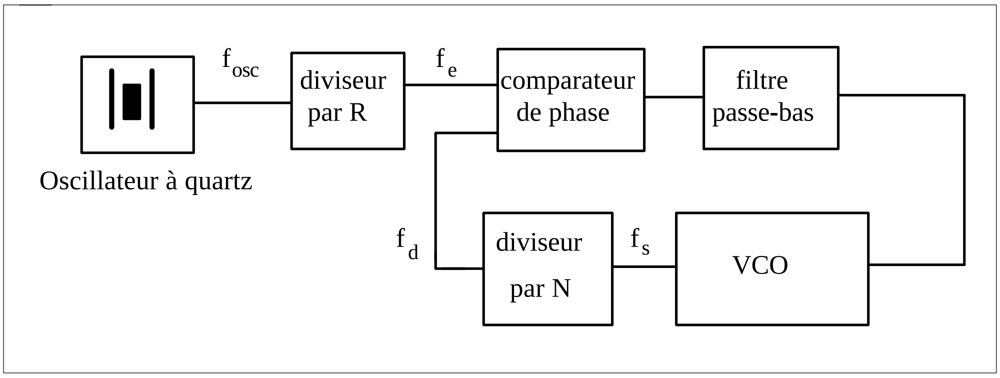


Fig. 30 Principe d'un synthétiseur de fréquences utilisant une boucle à verrouillage de phase

Lorsque la boucle est verrouillée les fréquences f_e et f_d sont identiques, sachant que $f_e=f_{osc}/R$ et $f_d=f_s/N$, on en déduit que :

$$f_s = \frac{N}{R} f_{osc}$$

La fréquence f_s est obtenue avec une précision égale à celle de f_{osc}, en effet $df_s/f_s=df_{osc}/f_{osc}$.

La réalisation d'un synthétiseur haute fréquence nécessite donc un compteur programmable (N) travaillant en haute fréquence. Pour obtenir par exemple un pas de 5 kHz autour de 100MHz il faut N égal à 20000, 20001, 20002, etc ... . La difficulté est contournée en utilisant la technique du "*dual modulus prescaler*". Cette technique fait appel à un compteur travaillant en haute fréquence et divisant seulement par P ou (P+Q) suivant un signal logique; le "*Modulus Control*" fourni par la boucle à verrouillage de phase comme le montre la Fig. 31. Les compteurs programmables N et A de la boucle à verrouillage de phase sont alors des compteurs travaillant dans le domaine des basses fréquences.

Les compteurs et le comparateur de phase de la boucle peuvent ainsi être réalisés en technologie CMOS, le "*dual modulus prescaler*" est en général réalisé en technologie ECL (Emitter Coupled Logic). Contrairement à la logique TTL où les transistors peuvent être saturés, la logique ECL utilise des paires différentielles où les transistors ne sont jamais saturés.

Les niveaux logiques ECL et CMOS ne sont pas compatibles, en pratique il suffit d'insérer un condensateur de liaison entre les deux logiques si l'entrée de la PLL est un inverseur avec une résistance connectée entre l'entrée et la sortie comme le montre la Fig. 31.

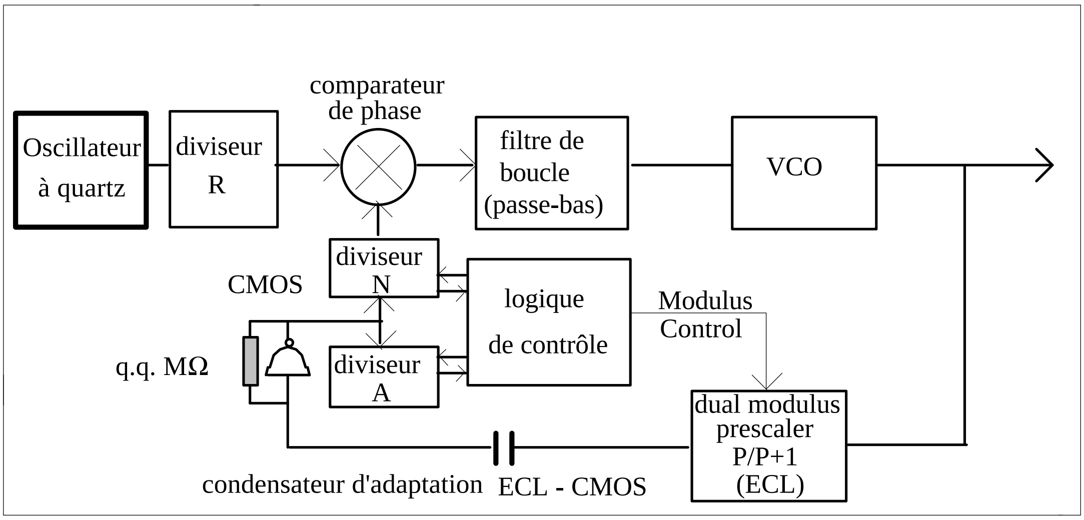


Fig. 31 Réalisation d'un synthétiseur de fréquences par la technique du "dual modulus prescaler"

Principe de la technique du "*dual modulus prescaler*": les compteurs A et N sont synchrones, ils commencent à décompter ensemble. Le "*dual modulus prescaler*" est un diviseur rapide, il divise soit par P soit par P+Q suivant l'état du signal "*modulus control*" (en général Q=1).

Dans un premier temps le rang de la division est égal à A(P+Q). Ensuite lorsque A est vide, le rang devient (N-A)P puisque les compteurs A et N décomptent pendant la première phase. Le rang de division global est donc A(P+Q)+(N-A)P soit encore $\left(AQ + NP\right)$ si Q=1 alors on obtient : A+NP. Les valeurs possibles pour A sont 0, 1, ... , P-1.

Quand la boucle est verrouillée, il y a égalité des fréquences à l'entrée du comparateur de phase, il s'ensuit que :

$$\frac{f_{VC0}}{NP+A} = \frac{f_{quartz}}{R} \quad \rightarrow \quad \mathrm{f_{VC0}} = \frac{f_{quartz}}{R}(NP+A)$$

avec R, A et N des diviseurs programmables, en général R est fixé et on ajuste A et N.

L'incrément de fréquence porteuse est égal à : f_{quartz}/R. La technique du "*dual modulus prescaler*" permet donc d'obtenir une grande résolution avec des diviseurs A et N de la boucle à verrouillage de phase travaillant à relativement basse fréquence (f_{VCO}/P ou $f_{VCO}/(P+1)$).

NB : On pourra consulter en annexe I, II et II, les notices techniques :

- d'une boucle à verrouillage de phase MC145152-2 de Motorola
- d'un "*dual modulus prescaler*" MC12015 de Motorola
- d'un VCO très haute fréquence MC12147 de Motorola

II- 3- Emetteur à modulation de phase

Réaliser une modulation de phase, c'est faire en sorte que la phase $\varphi(t)$ d'un oscillateur de pulsation ω_0 varie linéairement en fonction d'un signal modulant e(t); une onde modulée en phase prend donc la forme suivante : $B\cos[\omega_0 t + \varphi(t)] = B\cos[\omega_0 t + \alpha_0 + K_p e(t)]$ avec α_0 et K_p les constantes du modulateur de phase. Le schéma de principe d'un émetteur à modulation de phase est donné à la Fig. 32.

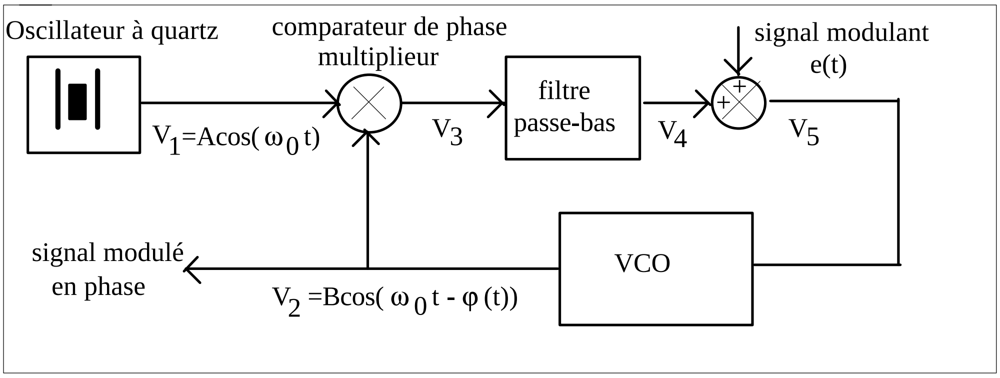


Fig. 32 Schéma de principe d'un émetteur à modulation de phase

En l'absence de modulant e(t), la phase $\varphi(t) = \pm\pi/2$ (solution stable = $-\pi/2$). En présence d'un modulant e(t), le signal V_4 en sortie du filtre passe-bas s'écrit :

$$V_4 = \frac{KAB}{2}\cos(\varphi(t))$$

où K est la constante du multiplieur jouant le rôle de comparateur de phase.

Le signal V_5 s'écrit : $V_5 = \frac{KAB}{2}\cos[\varphi(t)] + e(t)$. En supposant que les variations de e(t) sont lentes, on peut faire l'hypothèse que la fréquence instantanée du VCO (dérivée de la phase) est toujours égale à la fréquence f_0 de l'oscillateur à quartz. Si la fréquence libre du VCO est égale à f_0, il s'ensuit que la tension V_5 doit être nulle.

Les relations trigonométriques permettent d'écrire : $\cos(\varphi(t)) = \sin(\frac{\pi}{2} - \varphi(t))$, si le produit KAB/2 est grand, l'angle φ(t) reste voisin de -π/2 et $\left[\frac{p}{2} - j\,(t)\right]$ reste voisin de π, il est alors possible d'effectuer un développement limité de $\sin\left[\frac{p}{2} - j\,(t)\right]$ autour de π, il vient :

$\sin\left[\frac{p}{2} - j\,(t)\right] \approx \frac{p}{2} + j\,(t)$. On obtient finalement :

$$V_5 = 0 \;\Rightarrow\; \varphi(t) = -\frac{2}{KAB}e(t) - \frac{\pi}{2} = -K_p e(t) - \frac{\pi}{2}, \quad \text{avec } K_p = 2/KAB$$

Le signal V_2 s'écrit donc : $V_2 = B\cos\left[w_0 t + \frac{p}{2} + K_p e(t)\right]$, il s'agit donc bien d'un signal modulé en phase.

En pratique, si on souhaite faire varier la fréquence de la porteuse, on insère le modulateur de phase dans un synthétiseur de fréquence comme le montre la Fig. 33.

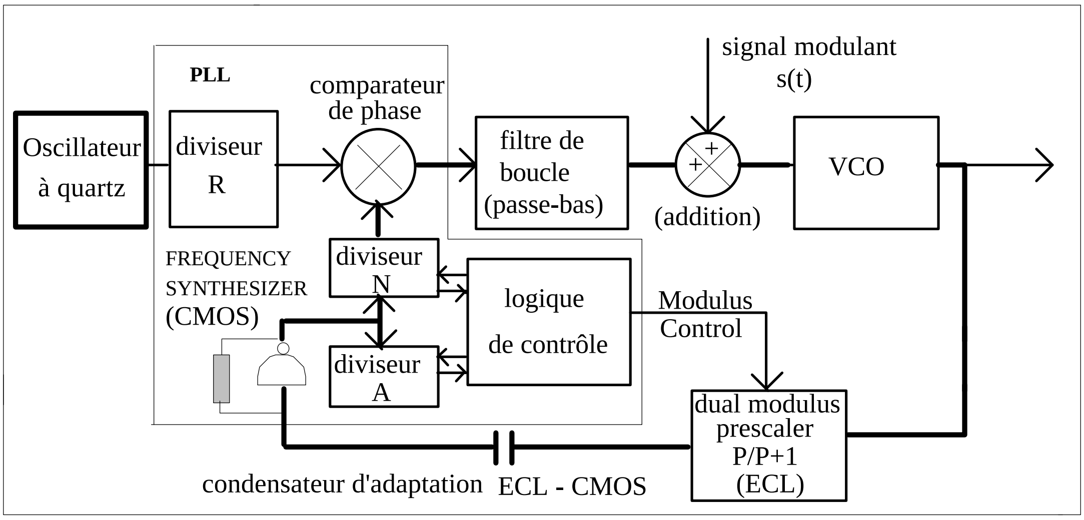


Fig. 33 Modulateur de phase à fréquence porteuse variable

II- 4- Démodulation d'une onde modulée en amplitude sans porteuse et démodulation de phase à deux états.

a) cas de la démodulation d'une onde modulée en amplitude sans porteuse

Un signal modulé en amplitude sans porteuse s'écrit sous la forme : $Ae(t)\cos(\omega_0 t)$ où $f_o= \omega_0/2\pi$ et e(t) sont respectivement la fréquence porteuse et le signal modulant. Un tel signal ne peut être démodulé simplement par un démodulateur crête car la crête du signal modulé ne représente pas le modulant e(t). La récupération de e(t) est obtenue dans ce cas par une démodulation cohérente, c'est à dire en multipliant le signal modulé par un signal de fréquence f_0 et de phase convenable comme le montre la Fig. 34.

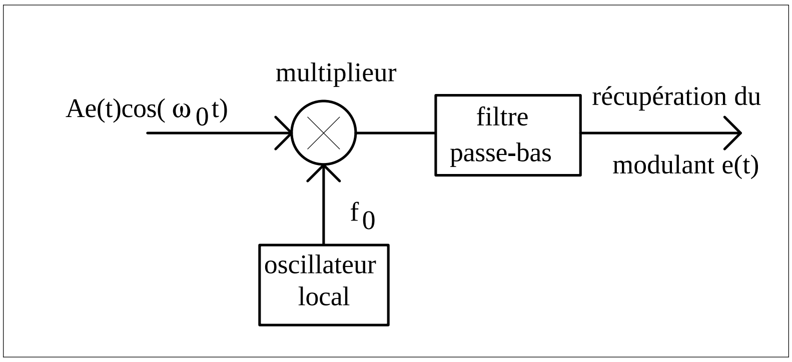


Fig. 34 Démodulation cohérente d'une onde modulée en amplitude sans porteuse

Soit $B\cos(\omega_0 t+\alpha)$ le signal en sortie de l'oscillateur local, après multiplication et filtrage on obtient : $KAB\cos(\alpha)e(t)/2$ où K est la constante du multiplieur, on a donc bien réalisé une démodulation. Il reste cependant un problème majeur à résoudre, en effet si la phase α de l'oscillateur local est de $\pi/2$ le signal récupéré est nul car $\cos(\pi/2)= 0$; il est donc indispensable de verrouiller la phase de l'oscillateur local. Une simple boucle à verrouillage de phase ne permet pas de verrouiller la phase de l'oscillateur local car le signal modulé reçu ne contient aucune énergie à la fréquence f_0. Pour verrouiller la phase de l'oscillateur local, il faut générer un signal d'erreur indépendant de e(t); c'est ce que réalise la boucle de Costas du nom de son inventeur; la boucle de Costas est représentée à la Fig. 35.

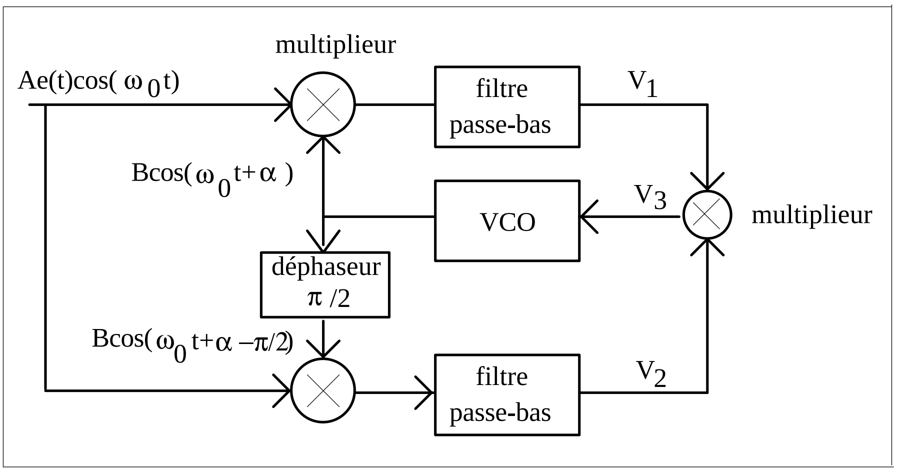


Fig. 35 Boucle de Costas

La fréquence libre du VCO est égale à f_0, montrons alors que $\alpha = 0$ (ou π) conduit bien à un état stationnaire de la boucle.

Le signal V_1 s'écrit :

$$V_1 = \frac{KAB}{2} e(t) \cos(\alpha)$$

où K est la constante du multiplieur.

Le signal V_2 s'écrit :

$$V_2 = \frac{KAB}{2} e(t) \cos(\alpha - \frac{\pi}{2})$$

Le signal d'erreur V_3 du VCO s'écrit :

$$V_3 = K\left(\frac{KAB}{2} e(t)\right)^2 \cos(a)\cos(a - \frac{p}{2})$$

On obtient un état stationnaire pour $\alpha = 0$ (ou π) modulo 2π, dans ce cas la tension d'erreur est effectivement nulle et le VCO oscille à f_0. On remarque que le signal V_1 est égal au modulant, en effet si $\alpha = 0$ (ou π) alors $V_1 = KABe(t)/2$ (ou $-KABe(t)/2$) .

b) cas de la démodulation de phase à deux états

En modulation numérique, la modulation de phase à deux états (BPSK pour Binary Phase Shift Keying) consiste à attribuer par exemple une phase de zéro si le modulant est un état '1' et une phase de π si le modulant est à l'état '0'.

modulant à l'état '1' $\rightarrow$ signal émis : $A\cos(\omega_0 t)$

modulant à l'état '0' $\rightarrow$ signal émis : $A\cos(\omega_0 t - \pi) = -A\cos(\omega_0 t)$

ω_0 est la pulsation de la porteuse. Un signal modulé à deux états de phase peut donc se mettre sous la forme $e(t)A\cos(\omega_0 t)$ avec $e(t) = \pm 1$. En conséquence, la démodulation peut être réalisée à priori par une boucle de Costas comme dans le cas de la modulation d'amplitude sans porteuse.

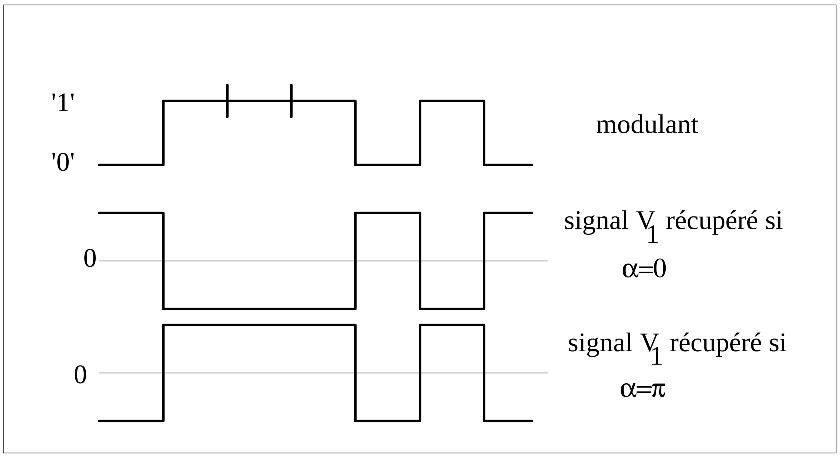


Fig. 36 L'ambiguité de phase du VCO ne permet pas de récupérer le modulant

Une difficulté apparaît cependant, en effet la phase du VCO est connue à π près, il s'ensuit que le signe du signal démodulé V_1 est incertain comme le montre la Fig. 36, il dépend de la phase α. En principe les états '0' et '1' du modulant sont récupérés par un simple comparateur (si $V_1>0$ alors l'état est un '1' et si $V_1<0$ l'état est un '0'); l'incertitude sur le signe de V_1 ne permet donc pas de récupérer le modulant. On contourne le problème en réalisant une modulation de phase différentielle, c'est à dire en transmettant les différences des états de phase, (voir le cours sur les modulations numériques) et en utilisant une boucle de Costas.

II- 5- Décodeur stéréophonique

Le principe du codage stéréophonique est donné à la Fig. 37. A partir des deux signaux G(Gauche) et D(Droit), on génère un signal (G+D) qui sera reçu par un récepteur monophonique. Le signal (G-D) module en amplitude une sous porteuse à 38 kHz obtenue par doublage de fréquence du 19 kHz, il s'agit d'une modulation d'amplitude sans porteuse. Le signal stéréophonique est un signal constitué par la somme de trois signaux :

- le signal (G+D)
- la sous porteuse à 19 kHz nécessaire pour la démodulation
- la modulation d'amplitude sans porteuse du 38 kHz par le signal (G-D)

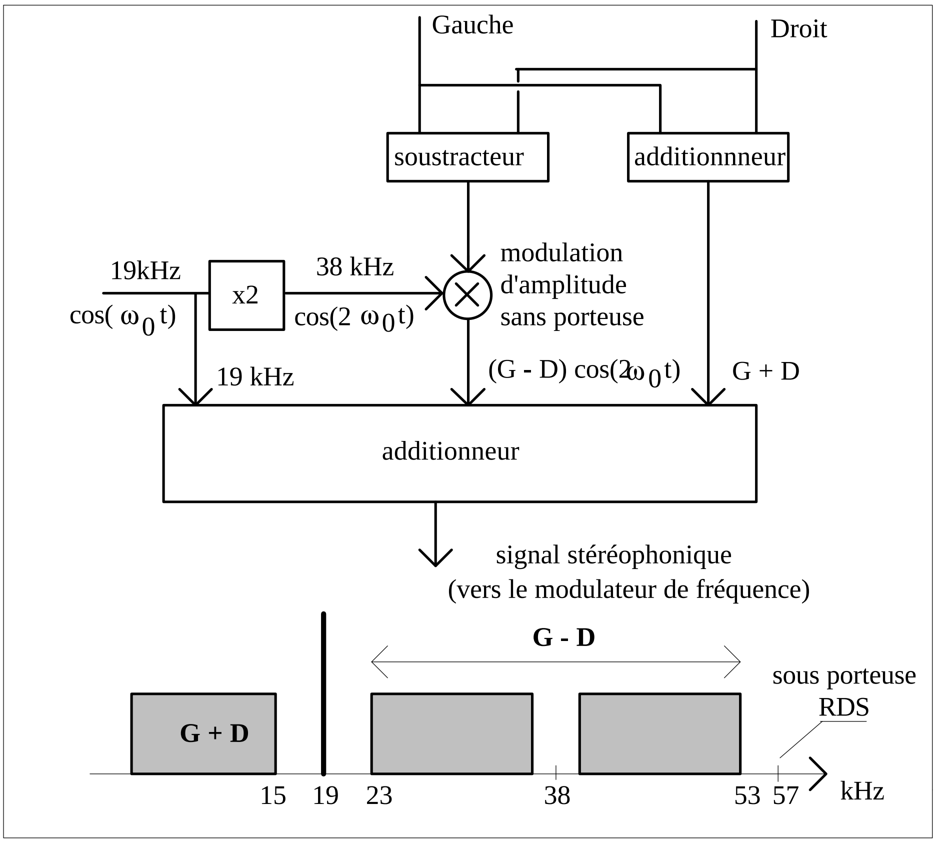


Fig. 37 Schéma de principe d'un codeur stéréophonique

Le principe de la démodulation stéréophonique est représenté à la Fig. 38. Le signal (G+D) est isolé par filtrage, c'est le signal reçu dans le cas d'un récepteur monophonique. Les deux lobes du signal (G-D) issus de la modulation d'amplitude sans porteuse sont isolés par filtrage. Le signal (G-D) est récupéré par une détection cohérente, c'est à dire par une multiplication par la sous porteuse de 38 kHz fabriquée à partir du 19 KHz et d'une boucle à verrouillage de phase comme le montre la Fig. 39. Les signaux G et D sont alors obtenus par addition et soustraction.

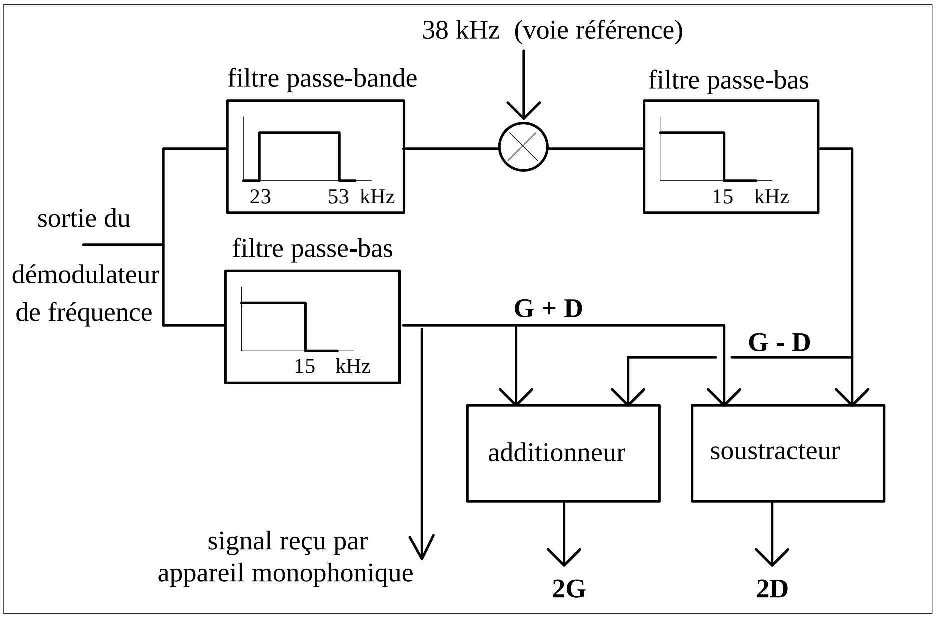


Fig. 38 Schéma de principe d'un décodeur stéréophonique

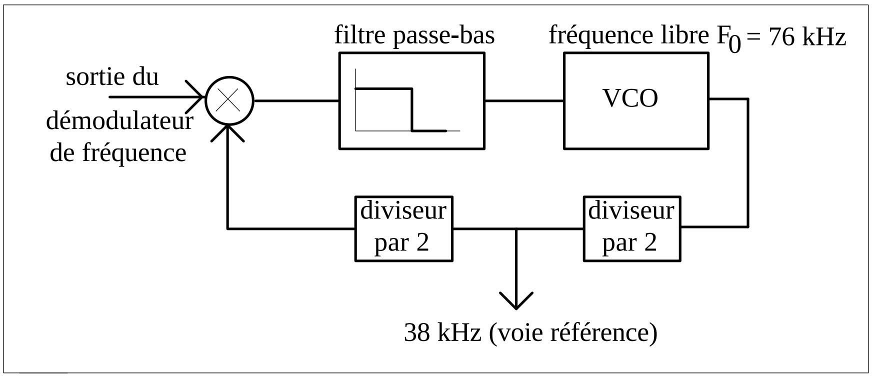


Fig. 39 Génération de la référence à 38 kHz par boucle à verrouillage de phase

NB : On pourra consulter en annexe IV la notice technique d'un décodeur stéréophonique, le TEA5581 de Philips Semiconductors

II- 6- Contrôle de la vitesse de rotation d'un moteur

La vitesse de rotation d'un moteur peut être contrôlée au moyen d'une boucle à verrouillage de phase, le schéma de principe est donné à la Fig. 40.

La fréquence f_t du signal en sortie de la dynamo tachymétrique est proportionnelle à la vitesse de rotation v_m du moteur; $f_t = kv_m$. En régime stationnaire, la fréquence f_t est égale à la fréquence f_e du signal de contrôle : $f_t = f_e$ d'où $v_m = f_e/k$. La vitesse de rotation du moteur est directement proportionnelle à la fréquence f_e.

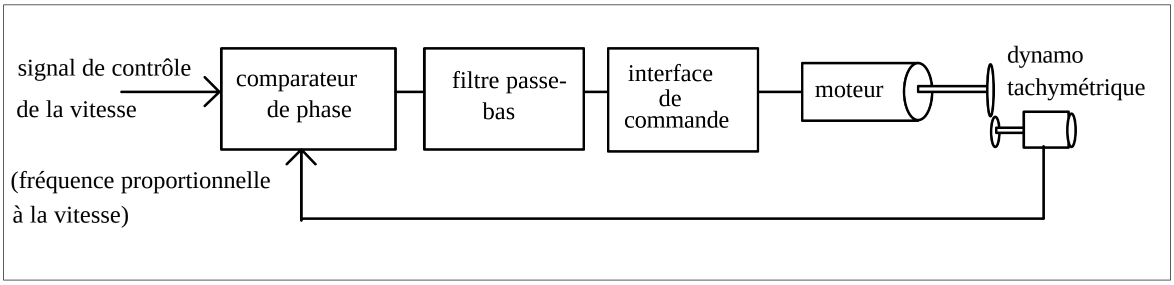


Fig. 40 Contrôle de vitesse par boucle à verrouillage de phase